**LIỆT KÊ HÌNH VẼ**

**Hình Trang**

Hình 2.1: Sơ đồ khối tổng quát VN8-01 6

Hình 2.2: Sơ đồ chân VN8-01 7

Hình 2.3: CPU xử lý 5 giai đoạn 10

Hình 2.4: Kiến trúc đường ống 5 tầng 11

Hình 2.5: 1 lệnh đơn cần 5 xung clock 11

Hình 2.6: Tổ chức bộ nhớ chương trình trong VN8-01 12

Hình 2.7 Hoạt động của PC đối với lệnh thường và lệnh rẽ nhánh 13

Hình 2.8: Cấu trúc của 1 lệnh đơn 14

Hình 2.9: Các nguồn ngắt của VN8-01 17

Hình 2.10: Hoạt động của Stack và thanh ghi PC 18

Hình 2.11: Cấu trúc thanh ghi INTCON 19

Hình 2.12: Cấu trúc thanh ghi PIR1 20

Hình 2.13: Cấu trúc thanh ghi PIE1 21

Hình 2.14: Cấu trúc thanh ghi OPTION 22

Hình 2.15: Clock ngõ vào cho các bộ Timer 0,1,2 22

Hình 2.16: Sơ đồ khối của Timer0 25

Hình 2.17: Sơ đồ khối bộ định thời 1(Timer1) 29

Hình 2.18: Cấu trúc thanh ghi T1CON 29

Hình 2.19: Sơ đồ khối của Timer2 32

Hình 2.20: Cấu trúc thanh ghi T2CON 32

Hình 2.21: Thiết kế hoạt động cho chức năng WDT 34

Hình 2.22: Sơ đồ khối Watchdog-Timer 35

Hình 2.23: Chế độ hoạt động của CPP và nguồn Timer 39

Hình 2.24: Cấu trúc thanh ghi CCPCON 39

Hình 2.25: Cấu trúc thanh ghi PIR1 40

Hình 2.26: Vị trí bit CCPIE 40

Hình 2.27: quan hệ giữa CK bổn phận (Thigh) và CK xung (Tcycle) 42

Hình 2.28: Sơ đồ khối Capture của ngõ vào CCPI 43